

10-15-04

ITW

PTO/SB/21 (04-04)

Approved for use through 07/31/2006. OMB 0651-0031

U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

**TRANSMITTAL
FORM**

(to be used for all correspondence after initial filing)

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	10/803,539	
	Filing Date	March 18, 2004	
	First Named Inventor	Masataka Kano	
	Art Unit	2818	
	Examiner Name	Unknown	
Total Number of Pages in This Submission	24	Attorney Docket Number	1300-000016

ENCLOSURES (check all that apply)

<input type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/ Incomplete Application <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance Communication to Technology Center (TC) <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input checked="" type="checkbox"/> Other Enclosure(s) (please identify below): Return postcard
Remarks The Commissioner is hereby authorized to charge any additional fees that may be required under 37 CFR 1.16 or 1.17 to Deposit Account No. 08-0750. A duplicate copy of this sheet is enclosed.		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Harness, Dickey & Pierce, P.L.C.	Attorney Name	Michael E. Hilton	Reg. No.	33,509
Signature					
Date	October 14, 2004				

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name	Michael E. Hilton	Express Mail Label No.	EV 406 076 533 US (10/14/2004)
Signature		Date	October 14, 2004

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.

EV 406 076 533 US

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 1 9 日
Date of Application:

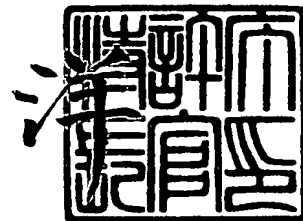
出 願 番 号 特 願 2 0 0 3 - 0 7 4 9 8 7
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 7 4 9 8 7]

願 人 大日本印刷株式会社
Applicant(s):

2 0 0 4 年 7 月 2 3 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



CERTIFIED COPY OF
PRIORITY DOCUMENT

BEST AVAILABLE COPY 出証番号 出証特 2 0 0 4 - 3 0 6 4 8 4 1

【書類名】 特許願

【整理番号】 P030305

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 27/105

【発明者】

【住所又は居所】 東京都新宿区市谷加賀町一丁目 1 番 1 号 大日本印刷株式会社内

【氏名】 加納 正隆

【特許出願人】

【識別番号】 000002897

【氏名又は名称】 大日本印刷株式会社

【代表者】 北島 義俊

【代理人】

【識別番号】 100111659

【弁理士】

【氏名又は名称】 金山 聡

【手数料の表示】

【予納台帳番号】 013055

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808512

【プルーフの要否】 要

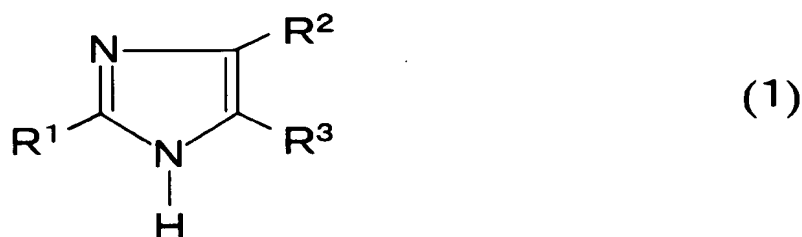
【書類名】 明細書

【発明の名称】 有機双安定性素子およびこれを用いた有機双安定性メモリ装置

【特許請求の範囲】

【請求項 1】 第 1 電極と第 2 電極との間に有機薄膜が積層された積層構造を有しており、前記有機薄膜を構成する有機物質が下記式 (1) で表されるものであることを特徴とする有機双安定性素子。

【式 1】



[R¹、R²、およびR³は、それらのうちの一つまたは二つが、-H、-NH₂、-NHR、-NR₂、-SR、-X、-CX₃、-OH、-OCH₃、-OR、もしくは-Rの電子供与基であり、残りが-CN、-NO₂、-COR、-COOH、-COOR、もしくは-SO₃Hの電子受容基である。電子供与基が二つであるとき、二つの電子供与基は同じものでも異なるものでもよく、電子受容基が二つであるときも同様である。Xは-F、-Cl、-Br、もしくは-Iを表す。また、Rは、炭素数が1～24の直鎖あるいは分岐状のアルキル基を示し、前記アルキル基中の一つもしくは二つ以上のメチレンは、-O-、-S-、-CO-、-CHW-、-CH=CH-、もしくは-C≡C-の置換基によって、置換基どうしが隣接しない条件で置き換えられていても良い。Wは-F、-Cl、-Br、-I、-CN、及び-CF₃を表す。]

【請求項 2】 前記積層構造が、さらに基板上に、前記第 1 電極もしくは第 2 電極のいずれかの側が接するよう積層されていることを特徴とする請求項 1 記載の有機双安定性素子。

【請求項 3】 請求項 1 もしくは請求項 2 記載の有機双安定性素子を用いて構成されていることを特徴とする有機双安定性メモリ装置。

【請求項 4】 基板上にトランジスタが配列された形成領域を有し、前記各

トランジスタに前記有機双安定性素子が接続されて構成されていることを特徴とする請求項3記載の有機双安定性メモリ装置。

【請求項5】 前記双安定性素子がマトリックス状に配列され、前記双安定性素子は、第1電極と第2電極の交差領域に、前記第1電極と前記第2電極の間に有機薄膜が積層されて構成されていることを特徴とする請求項3記載の有機双安定性メモリ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、比較的簡素な構造を有すると共に、低駆動電圧で作動させることが可能な有機双安定性素子およびこれを用いて構成した有機双安定性メモリ装置に関するものである。

【0002】

【従来の技術】

有機双安定性素子として、一对の電極の間に強誘電体層をはさんだ積層構造を有するものが知られている。強誘電体層を構成する物質としては、アンスラセン、もしくはTTFC（テトラチアフルバレンとテトラクロロ-p-ベンゾキノンからなる交互積層型電荷移動錯体）等が検討されている。（例えば、特許文献1参照。）。

また、強誘電体層の代りに、二層の低導電性の有機薄膜を、さらにそれらの間に導電性薄膜を介在させた三層の積層体を用いて、一对の電極の間にはさんだ積層構造を有する有機双安定性素子も提案されている。ここで低導電性の有機薄膜を構成する素材としては、AIDCN（2-アミノ-4,5-ジシアノイミダゾール）が使用されている。（例えば、特許文献2参照。）。

【0003】

【特許文献1】

特開2001-345431号公報（第2-3頁、図1）

【特許文献2】

WO 02/37500（第6-8頁、第2図）

【0004】

特許文献1に記載された発明の有機双安定性素子は、スイッチング電圧が比較的高いため、駆動時の消費電力の増加をもたらす問題がある。また、特許文献2に記載された発明の有機双安定性素子は、上記の強誘電体層のみをはさんだものにくらべると、スイッチング電圧を低くすることができる利点が生じるが、一対の電極間に三つの層を積層しなければならず、構造が複雑化し、製造工程が増加するデメリットがある。

【0005】

【発明が解決しようとする課題】

本発明においては、構造の複雑化、製造工程の増加を招くことがなく、しかもスイッチング電圧の低い有機双安定性素子およびこれを用いた有機双安定性メモリ装置を提供することを課題とするものである。

【0006】

【課題を解決する手段】

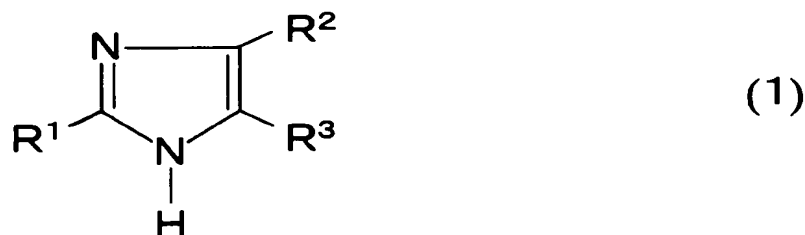
発明者の検討により、一対の電極間に三層の積層体をはさむ際に用いるAIDCNを、単層で用いて一対の電極間にはさんだ積層構造とし、有機双安定性素子を構成することにより、課題を解決できることが見出され、これに基づいて本発明に到達することができた。

【0007】

第1の発明は、第1電極と第2電極との間に有機薄膜が積層された積層構造を有しており、前記有機薄膜を構成する有機物質が下記式(1)で表されるものであることを特徴とする有機双安定性素子に関するものである。

【0008】

【式2】



【0009】

R^1 、 R^2 、および R^3 は、それらのうちの一つまたは二つが、 $-H$ 、 $-NH_2$ 、 $-NHR$ 、 $-NR_2$ 、 $-SR$ 、 $-X$ 、 $-CX_3$ 、 $-OH$ 、 $-OCH_3$ 、 $-OR$ 、もしくは $-R$ の電子供与基であり、残りが $-CN$ 、 $-NO_2$ 、 $-COR$ 、 $-COOH$ 、 $-COOR$ 、もしくは $-SO_3H$ の電子受容基である。電子供与基が二つであるとき、二つの電子供与基は同じものでも異なるものでもよく、電子受容基が二つであるときも同様である。 X は $-F$ 、 $-Cl$ 、 $-Br$ 、もしくは $-I$ を表す。また、 R は、炭素数が1～24の直鎖あるいは分岐状のアルキル基を示し、前記アルキル基中の一つもしくは二つ以上のメチレンは、 $-O-$ 、 $-S-$ 、 $-CO-$ 、 $-CHW-$ 、 $-CH=CH-$ 、もしくは $-C\equiv C-$ の置換基によって、置換基どうしが隣接しない条件で置き換えられていても良い。 W は $-F$ 、 $-Cl$ 、 $-Br$ 、 $-I$ 、 $-CN$ 、及び $-CF_3$ を表す。

【0010】

第2の発明は、第1の発明において、前記積層構造が、さらに基板上に、前記第1電極もしくは第2電極のいずれかの側が接するよう積層されていることを特徴とする請求項1記載の有機双安定性素子に関するものである。

【0011】

第3の発明は、第1もしくは第2の発明の有機双安定性素子を用いて構成されていることを特徴とする有機双安定性メモリ装置に関するものである。

【0012】

第4の発明は、第3の発明において、基板上にトランジスタが配列された形成領域を有し、前記各トランジスタに前記有機双安定性素子が接続されて構成されていることを特徴とする有機双安定性メモリ装置に関するものである。

【0013】

第5の発明は、第3の発明において、前記双安定性素子がマトリックス状に配列され、前記双安定素子は、第1電極と第2電極の交差領域に、前記第1電極と前記第2電極の間に有機薄膜が積層されて構成されていることを特徴とする有機双安定性メモリ装置に関するものである。

【0014】

【発明の実施の形態】

図1は、本発明の有機双安定性素子の基本的な積層構造を例示する図である。本発明の有機双安定性素子1は、基板2上に第1電極3、有機薄膜4、および第2電極5が順に積層された積層構造からなる。電気信号印加手段6は、第1電極と第2電極との間に電気信号を印加するためのもので、ここでは、電気信号印加手段6～第1電極3間および電気信号印加手段6～第2電極間が電氣的に導通されている。

【0015】

基板2は、その上に、第1電極3、有機薄膜4、および第2電極5を順に積層するためのもので、具体的には、ガラス、シリコン、もしくは石英等の無機基材か、次に列挙するような有機基材からなる。基板2はその上の各層を支持するもので、省くこともできるが、基板2を有する方が、全体に剛性が付与されて使用しやすく、また、多数の素子を配列してメモリ装置等とすることが容易である。有機基材としては、ポリアミド、ポリアセタール、ポリブチレンテレフタレート、ポリエチレンテレフタレート、ポリエチレンナフタレート、もしくはシンジオタクティック・ポリスチレン等、ポリフェニレンサルファイド、ポリエーテルエーテルケトン、液晶ポリマー、フッ素樹脂、もしくはポリエーテルニトリル等、ポリカーボネート、変性ポリフェニレンエーテル、ポリシクロヘキセン、もしくはポリノルボルネン系樹脂等、または、ポリサルホン、ポリエーテルサルホン、ポリアリレート、ポリアミドイミド、ポリエーテルイミド、もしくは熱可塑性ポリイミド等からなるものを挙げることができるが、一般的なプラスチックからなるものも使用可能である。特に基板2が有機基材である場合、厚みが5 μ m～300 μ m程度の薄いフレキシブルなフィルム状のものを使用し、得られる有機双安定性素子をフレキシブルなものとすることもできる。

【0016】

第1電極3は、双安定性層である有機薄膜4との適切な接合が得られるよう、金属薄膜、比較的導電性の高い有機薄膜、もしくは導電性ペロブスカイト型酸化物薄膜等により構成され、金属薄膜としては、Al、Pt、Au、Ag、Fe、Ni、Cr、Cu、Ti、Hf、Zn、Zr、Mo、もしくはTa等の導電性の

高い金属からなるものが、導電性の高い有機薄膜としては、PEDOT（3、4-ポリエチレンジオキシチオフェニレン／ポリスチレンサルフェイト）、適切にドーピングされた、ポリアニリン、ポリアセチレン、フラーレン、カーボンナノチューブ、もしくはカーボンナノワイヤー等が、また、導電性ペロブスカイト型酸化物薄膜としては、 IrO_x 、 MnO_x 、 NiO_x 、 CuO_x 、もしくは RuO_x 等、またはそれらが適切にドーピングされたものが好ましい。第1電極3の厚みは、素材の導電性にもよるが、 $0.5\text{ nm} \sim 5\text{ }\mu\text{m}$ 程度であることが好ましい。

【0017】

メモリ層である有機薄膜4は、前記した式（1）で表される化合物からなるが、少なくとも一つの電子供与基と、少なくとも一つの電子受容基を持つ化合物から選ばれる。有機薄膜4は、これらの素材を用い、真空蒸着法等の気相法、もしくは、これらの素材を適当な溶剤で溶解して得られた溶液を用いてのスピンナーコーティング等の塗布方法により、形成することができ、その厚みとしては、 $5\text{ nm} \sim 1000\text{ nm}$ が適当である。

【0018】

第2電極5は、第1電極3と同様、金属薄膜、比較的導電性の高い有機薄膜、もしくは導電性ペロブスカイト型酸化物薄膜等により構成され、その厚みも第1電極3と同様である。

【0019】

本発明の有機双安定性素子1の特性は、第1電極3と第2電極5との間に、正もしくは負の電圧を印加することにより、両電極間に流れる電流を測定するか、もしくは両電極間に、正もしくは負の電流を流し、両電極間の電圧を測定することにより確かめることができ、メモリとして使用する際には、微小時間、正もしくは負のパルス電圧を印加して書き込み（ON状態）、もしくは消去（OFF状態）とした後、微小時間、書き込み、もしくは消去のパルス電圧の絶対値よりも小さい定電圧を印加することにより、有機双安定性素子1がON状態にあるか、もしくはOFF状態にあるかを判定できる。

【0020】

本発明の有機双安定性素子は、図2に模式図で示すような有機双安定性メモリ

装置の用途に使用することができる。図3は、図2に示す有機像安定素子のメモリセルアレイの一部を拡大して示す平面図であり、図4は、図3中のA-A'線に沿って切断した断面図である。

【0021】

この例の有機双安定性メモリ装置7は、図2に示すように、有機双安定性素子1が単純マトリックス状に配列されたメモリセルアレイ8と、有機双安定性素子1に対して選択的に情報の書き込みもしくは読み出しを行うための電極および各種回路、例えば、第1電極3およびそれを選択的に制御するための第1駆動回路9、第2電極5およびそれを選択的に制御するための第2駆動回路10、ならびに信号検出回路（図示せず。）等、を含む。

【0022】

メモリセルアレイ8は、行選択のための第1電極（ワード線）3と、列選択のための第2電極（ビット線）5とが直交するように配列されたものである。すなわち、X方向に沿って第1電極3が所定ピッチで配列され、X方向と直交するY方向に沿って第2電極5が所定ピッチで配列されている。なお、信号電極は、上記の逆でもよく、第1電極がビット線、第2電極がワード線でもよい。

【0023】

具体的には、図3および図4に示すように、基板2上に第1電極3が図の左右方向を長手方向として配列された上に、第2電極5が図の上下方向を長手方向として配列され、第1電極と第2電極の交差領域に、図3中、中央の第2電極5の下方を除去して示すように、第1電極と第2電極の間に有機薄膜4（特にハッチで示す。）が配置されて積層され、メモリセルアレイ8が構成されている。

【0024】

本発明の有機双安定性素子は、図5に示すような有機双安定性メモリ装置の用途に使用することもできる。図5は、そのような有機双安定性メモリ装置7を模式的に示す断面図であって、この有機双安定性メモリ装置7は、有機双安定性メモリ装置の制御を行うトランジスタ形成領域を有するものである。

【0025】

トランジスタ形成領域を構成するトランジスタとしては、公知の構成のものを

適用でき、薄膜トランジスタ（TFT）、あるいはMOSFETを用いることができる。図示の例ではTFTを用いており、トランジスタは、ドレイン電極12およびソース電極13、ゲート電極14、ゲート絶縁膜15、および活性層16とを有するものである。ドレイン電極12およびソース電極13の一方（図ではドレイン電極12）には取出電極17が接続されており、取出電極17は、下層側から第1電極3、有機薄膜4、および第2電極5が順に積層された本発明の有機双安定性素子1の第1電極3に接続されている。トランジスタなどが形成された基板には、取出電極17の部分を除いて層間絶縁膜18が積層されている。以上のように示したトランジスタ形成領域上に、本発明の有機双安定性素子1が形成されている。

【0026】

以上に述べたように、本発明の有機双安定性素子は、その特性を応用し、電氣的に書き込み、読み出し、消去可能な有機双安定性メモリ装置やその他の用途に使用できる。

【0027】

【実施例】

（実施例）

以下に示す手順で図1の有機双安定性素子を作成した。まず、清浄なガラス基板を準備し、その上に、下部電極（第1電極）として厚みが100nmのアルミニウムの薄膜を、真空蒸着機（（株）真空機工製、品番；VPC-410）を用い、約0.3nm/秒の蒸着レートにて形成した。形成したアルミニウムの薄膜上に、同様に真空蒸着機を用い、厚みが40nmの2-アミノ-4,5-ジシアノイミダゾール（東京化成（株）製）の有機薄膜を、約0.03nm/秒の蒸着レートで形成した。最後に有機薄膜上に、同様に真空蒸着機を用い、上部電極（第2電極）として、厚みが40nmのアルミニウムの薄膜を、約0.1nm/秒の蒸着レートにて形成した。

【0028】

上記の下部電極、有機薄膜、および上部電極の形成の際には、真空蒸着機のチャンバー内の真空度を約 3×10^{-6} Torrに保って行ない、アルミニウムの成

膜の際には、対象となる基板の温度を室温に保ち、有機薄膜の成膜の際には、対象となる基板の温度を 5 0 ℃～6 0 ℃に保った。蒸着膜の厚み、および蒸着レートは、いずれも水晶式膜厚計（（株）アルバック製、品番；C R T M 6 0 0 0）を用いて制御した。

【0 0 2 9】

以上のようにして作製した有機双安定性素子の両電極間に電圧を印加し、両電極間を流れる電流を電流計（米国ケースレー社製、品番；2 3 7、電流電圧計および直流電源を兼ねる。）を用いて測定した。このとき、試料に過大な電流が流れないように、負電圧側のリミッタを $\pm 5 0 \mu A$ に設定した。測定結果を図 6 および図 7 に示す。なお、電流値は、測定された電流値の絶対値を表す。

【0 0 3 0】

図 6 に示すように、電圧を印加し、第 1 電極の電位を 0 V から下げていくと電流値が徐々に増加し、約 - 2 V で最大値に達し、その後、- 3 V まで下げたが、電流値は一定であった（図中、矢印①で示す。）。このことは、有機双安定性素子が、高抵抗状態（O F F 状態）から低抵抗状態（O N 状態）へスイッチング（転移）したことを示すものであり、仮に電圧を印加する前の素子の状態を「0」の情報に有する状態とすると、「1」の情報の電氣的な書込みが行われたことになる。

【0 0 3 1】

この後、電圧を - 3 V から 0 V まで一様に増加させるスキャンを行なうと、電流値の測定値は、電圧が 0 V になる直前まで、上記の低抵抗状態へ転移した後の電流値のままであった（図中、矢印②で示す。）。このことは、有機双安定性素子が高抵抗状態から低抵抗状態にスイッチングすると、その状態が安定であるという双安定性を有していることを示すものである。なお、印加電圧が - 1 V における高抵抗状態と低抵抗状態との電流値の差は $1 0^3 A \sim 1 0^4 A$ 程度であった。

【0 0 3 2】

次に、0 V から電圧を一様に増加させるスキャンを行なうと、図 7 に示すように、始めは電流値が徐々に増加したが、約 1 . 5 V に達すると、電流値の絶対値が急激に低下した（図中、矢印③で示す。）。このことは、有機双安定性素子が

、低抵抗状態（ON状態）から高抵抗状態（OFF状態）へスイッチングしたことを示すものであり、先に書きこまれた「1」の情報が消去され、「0」の情報を有する状態に戻ったことになる。

【0033】

また、実施例において低抵抗状態（ON状態）にスイッチングした素子は電圧を0Vにしても低抵抗状態（ON状態）のままであり、この低抵抗状態は10日間以上保持された。このことは、この有機双安定性素子が不揮発性であり、書きこまれた「1」の情報が失われることなく、読み出せることを示している。

【0034】

比較の意味で、低抵抗状態を10日間保持したものと、低抵抗状態を15時間保持したもののそれぞれに、-3Vから電圧を一様に増加させるスキャンを行なって、高抵抗状態にスイッチングさせたときの電流電圧特性は図8に示す通りであり（図中、矢印④で示す。）、この電流電圧の測定結果は、図6および図7を引用して説明した、有機双安定性素子への0Vから-3Vまでの最初のスキャン後、-3Vから0Vまでのスキャンを行った場合とほぼ同様であった（図9参照。）。このことは、本発明の有機双安定性素子は、時間の経過にかかわらず、非常に安定した駆動が可能であることを示している。

【0035】

（比較例1）

有機薄膜の素材としてアンスラセンを用いた以外は、実施例と同様に行なって得た有機双安定性素子は、スイッチングのための電圧が約20Vと高かった。

【0036】

（比較例2）

有機薄膜の素材として、TTF-CAを用いた以外は、実施例と同様に行なって得た有機双安定性素子は、スイッチングのための電圧が約300V～400Vと非常に高かった。

【0037】

（比較例3）

実施例の有機双安定性素子の有機薄膜の部分を、2-アミノ-4,5-ジシア

ノイミダゾールの有機薄膜、アルミニウムの高導電性薄膜、および 2-アミノ-4,5-ジシアノイミダゾールの有機薄膜の三層構造に換えて得た有機双安定性素子は、スイッチング電圧が低かったが、電極間に三つの層が積層された複雑な構造を有する上、製造工程が増加するため、製造時間が長くなる等のデメリットが生じた。

【0038】

請求項 1 または請求項 2 の発明によれば、一对の電極間に有機薄膜をはさんだ構造を有し、有機薄膜の素材として、特定のイミダゾール系化合物を用いたので、構造が簡易であり、スイッチング電圧が低い有機双安定性素子を提供することができる。

【0039】

請求項 3 ～請求項 5 いずれかの発明によれば、請求項 1 または請求項 2 記載の有機双安定性素子が持つ効果を発揮し得る有機双安定性メモリ装置を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の有機双安定性素子の積層構造を模式的に示す断面図である。

【図 2】

本発明の有機双安定性素子が単純マトリックス状に配置された有機双安定性メモリ装置を模式的に示す図である。

【図 3】

図 2 の有機双安定性メモリ装置のメモリセルアレイを示す平面図である。

【図 4】

図 3 のメモリセルアレイを A-A' 線で切断した断面図である。

【図 5】

本発明の有機双安定性素子を薄膜トランジスタと組合せた有機双安定性メモリ装置を模式的に示す断面図である。

【図 6】

本発明の有機双安定性素子に負の電圧をかけたときの特性のグラフである。

【図 7】

本発明の有機双安定性素子に正の電圧をかけたときの特性のグラフである。

【図 8】

本発明の有機双安定性素子の不揮発性を示すグラフである。

【図 9】

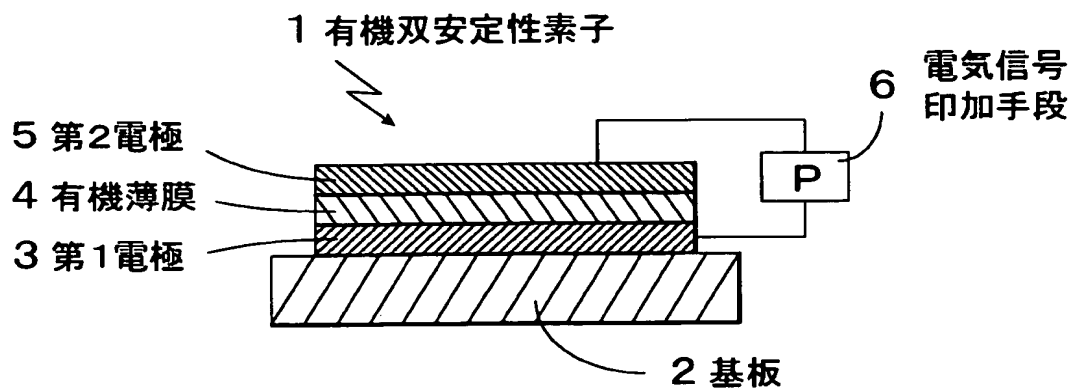
本発明の有機双安定性素子の駆動安定性を示すグラフである。

【符号の説明】

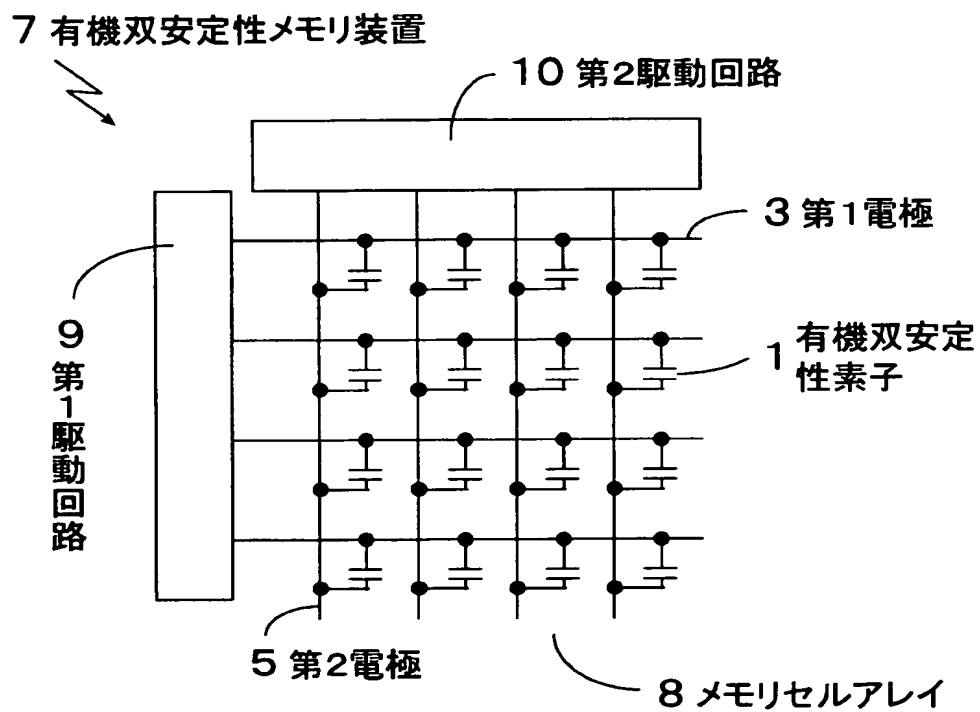
- 1 有機双安定性素子
- 2 基板
- 3 第 1 電極
- 4 有機薄膜
- 5 第 2 電極
- 6 電気信号印加手段
- 7 有機双安定性メモリ装置
- 8 メモリセルアレイ
- 9 第 1 駆動回路
- 10 第 2 駆動回路
- 12 ドレイン電極
- 13 ソース電極
- 14 ゲート電極
- 15 ゲート絶縁膜
- 16 活性層
- 17 取出電極
- 18 層間絶縁膜

【書類名】 図面

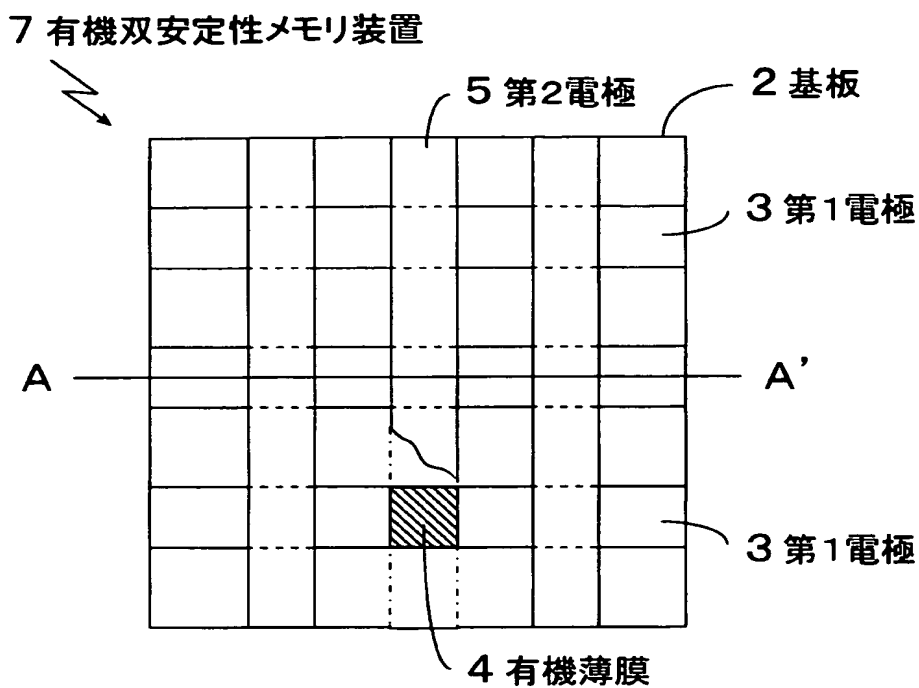
【図 1】



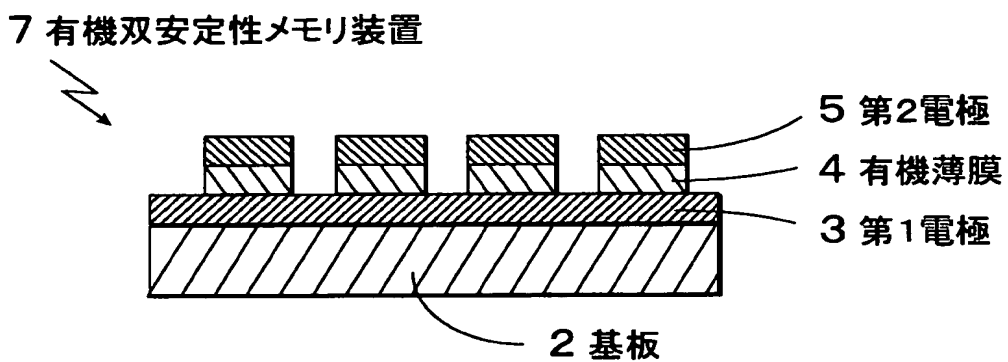
【図 2】



【図3】

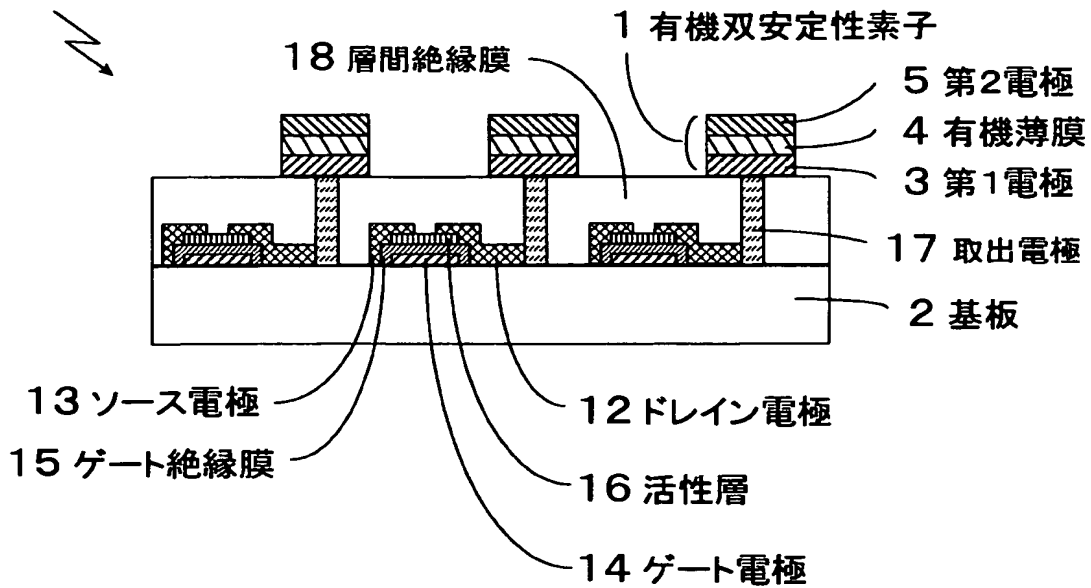


【図4】

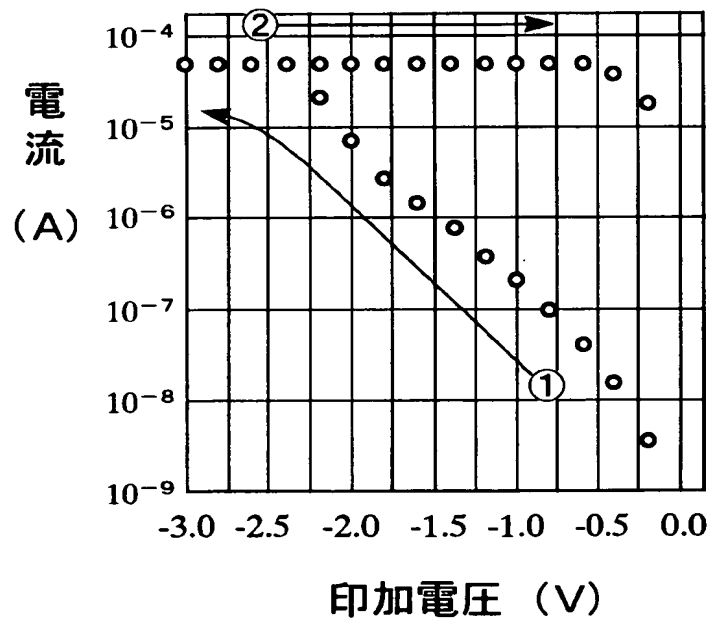


【図 5】

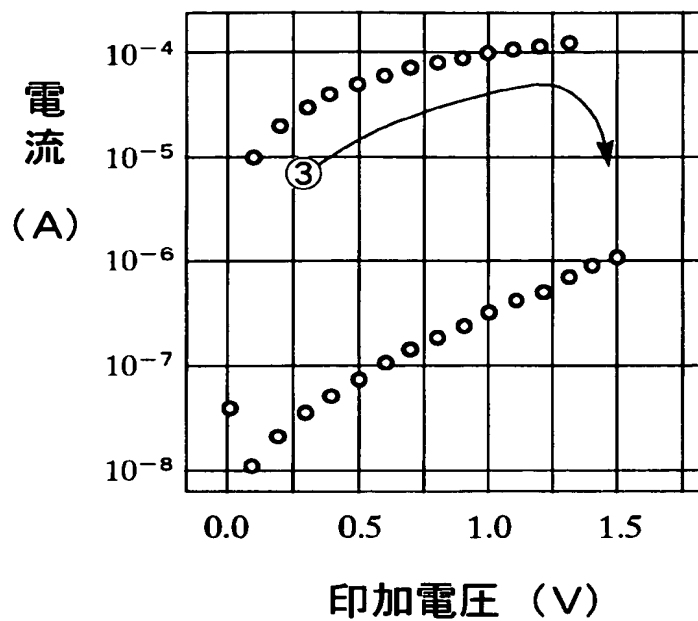
7 有機双安定性メモリ装置



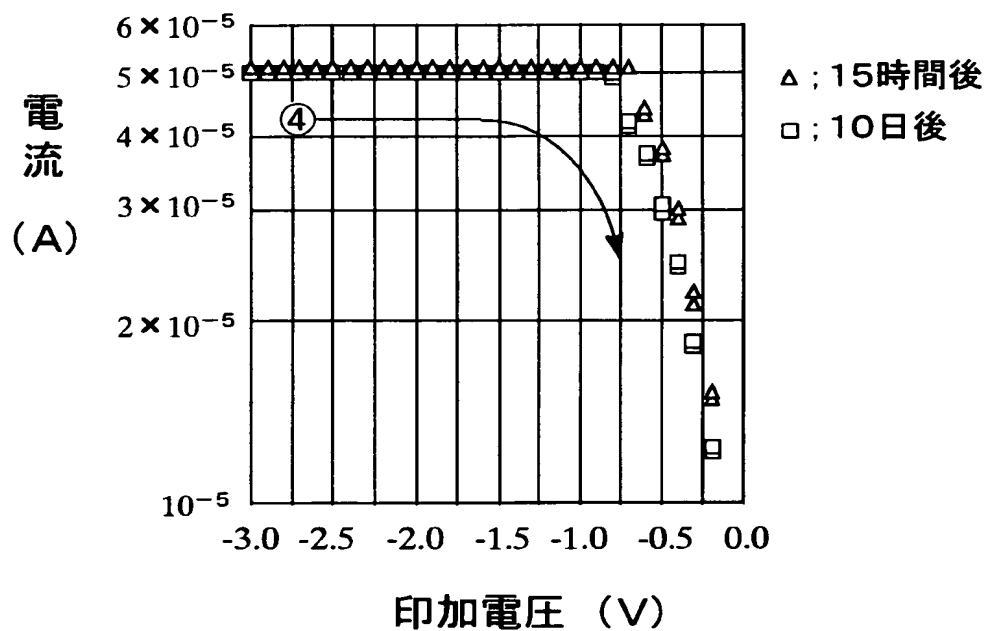
【図 6】



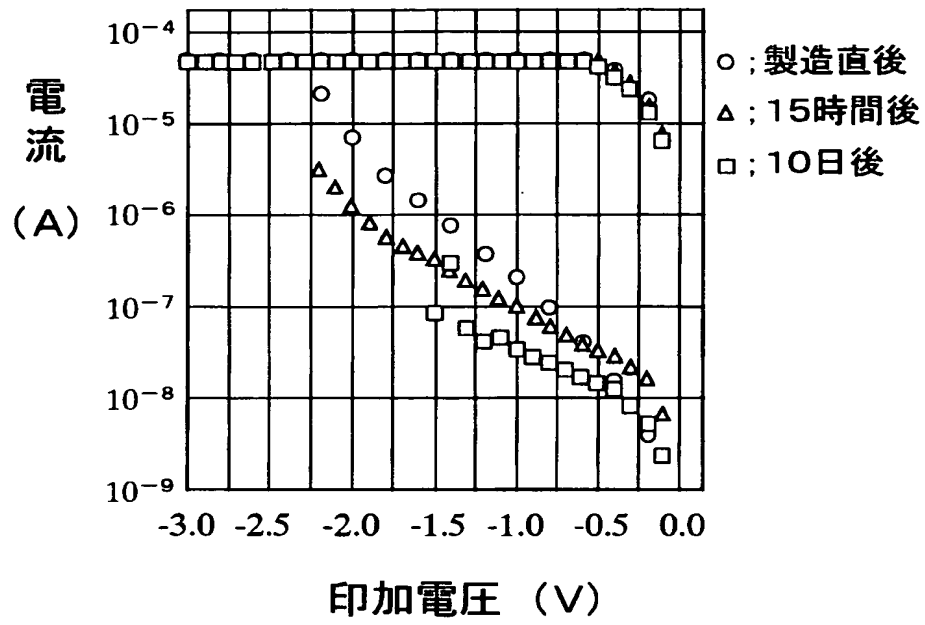
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 構造の複雑化、製造工程の増加を招くことがなく、しかもスイッチング電圧の低い有機双安定性素子およびこれを用いた有機双安定性メモリ装置を提供することを課題とするものである。

【解決手段】 基板 2 上に第 1 電極 3、A I D C N（2-アミノ-4, 5-ジシアノイミダゾール）等の 2, 4, 5-置換イミダゾールで構成した有機薄膜 4、および第 2 電極 5 が順に積層された積層構造により有機双安定性素子 1 を構成し、課題を解決することができた。

【選択図】 図 1

認定・付加情報

特許出願の番号 特願 2 0 0 3 - 0 7 4 9 8 7
受付番号 5 0 3 0 0 4 4 6 7 0 7
書類名 特許願
担当官 第五担当上席 0 0 9 4
作成日 平成 1 5 年 3 月 2 0 日

< 認定情報・付加情報 >

【提出日】 平成15年 3月19日

次頁無

特願 2 0 0 3 - 0 7 4 9 8 7

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 8 9 7]

1. 変更年月日 1 9 9 0 年 8 月 2 7 日

[変更理由] 新規登録

住 所 東京都新宿区市谷加賀町一丁目 1 番 1 号

氏 名 大日本印刷株式会社